(19) 世界知的所有権機関 国際事務局

(43) 国際公開日



2006年3月23日(23.03.2006)

WO 2006/030639 A1

(51) 国際特許分類: G06F 7/00 (2006.01)

(21) 国際出願番号:

PCT/JP2005/015863

(22) 国際出願日:

2005年8月31日(31.08.2005)

(25) 国際出願の言語:

B本語

(26) 国際公開の言語:

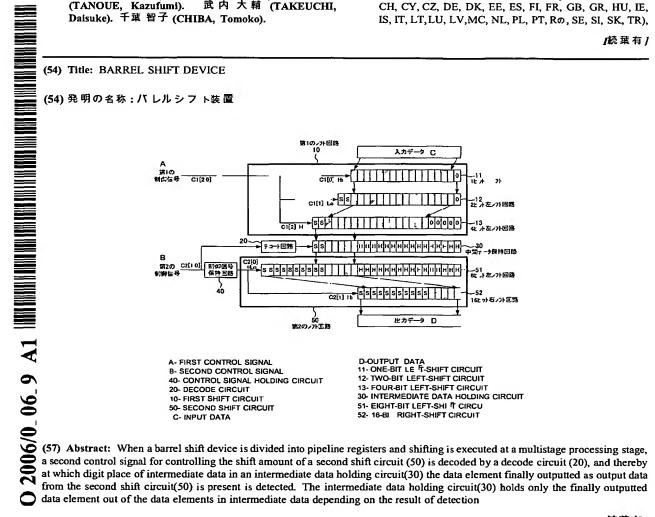
日本 語

(30) 優先権データ:

特願 2004-267007 2004年9月14日(14.09.2004)

- (71) 出願人 (米国を除く全ての指定国について):松下電 器産業株式会社 (MATSUSHITA ELECTRIC INDUST TRIAL CO, LTD.) [JP/JP]; 〒5718501 大阪府門真市大 字門真 1006番地 Osaka (JP).
- (72) 発明者;および
- (75) 発明者/出願人 (米国についてのみ): 田上 一文 (TANOUE, Kazufumi). 武内 大輔 (TAKEUCHI, Daisuke). 千葉 智子 (CHIBA, Tomoko).

- (74) 代理人: 前田弘,外(MAEDA, Hiroshi et al.); 〒 5410053 大阪府大阪市中央区木町2T 目5番7号 大阪丸紅ピル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保証 が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可 能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), -xーラシT (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), $\exists -P \ y/i$ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, Ro, SE, SI, SK, TR),



data element out of the data elements in intermediate data depending on the result of detection

OAPI *O*F, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2 文字コー K及び他の略語については、定期発行される 各*PCT*ガゼットの巻頭に掲載されている「コー Kと略語 のガイダンスノート」を参照。

添付公開書類:

一 国際調査報告書

of the digit place of the decode circuit(20), and does not hold unnecessary dath elements which the output data does not reflect. Therefore, dath storage operation of the intermediate dath holding circuit (30) is controlled, and an increase of electric power due to the conversion into the pipeline structure is suppressed.

(57) 要約: パレルシフト装置をパイプラインレジスタで分割し、シフト処理を多段処理ステージで実行する場合に、第2のシフト回路50のシフト量を制御する第2の制御信号を子コード回路20で子コードすることにより、第2のシフト回路50から最終的に出カ子ータとして出力される子一タ要素が中間子一タ保持回路30での中間子一タのどの桁位置にあるかを検出する。中間子一タ保持回路30は、上記子コード回路20の桁位置の検出結果に基づいて中間子一タ中の子一タ要素のうち、最終的に出力される子一タ要素のみを保持し、出力子一タには反映されない不用な子一タ要素は保持しない。従って、中間子一タ保持回路30での子一タ格納動作を制御して、パイプライン構造化による電力増加が抑制される。